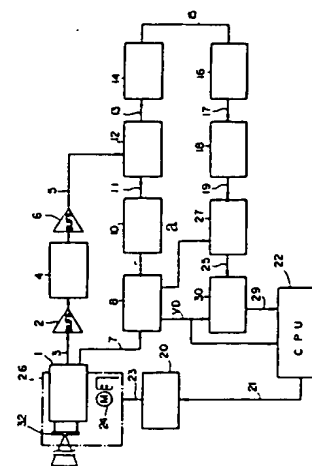


(54) AUTOMATIC FOCUS ADJUSTOR

(11) 1-289380 (A) (43) 21.11.1989 (19) JP
 (21) Appl. No. 63-118200 (22) 17.5.1988
 (71) FUJI PHOTO FILM CO LTD (72) HISANOBU KAWAMURA(1)
 (51) Int. Cl. H04N5/232, G02B7/11

PURPOSE: To improve a focus accuracy for the contrast in a vertical direction by taking out and holding a video signal obtained by an image pickup means in a prescribed sampling point set in the direction approximately vertical to the scanning line of the video signal.

CONSTITUTION: The title device provides a video signal sample-and-hold means 12 to take out and hold a video signal obtained by an image pickup means 1 to image-pick up a subject through an image pickup lens 32 in a prescribed sampling point set in the direction approximately vertical to the scanning line of the video signal. An arithmetic means 22 to determine the moving direction of the image pickup lens 32 in accordance with the subject by the signal taken out by a video signal sample-and-hold means 12 and a control means 20 to drive and control an image pickup lens in accordance with the determined result of the arithmetic means 22 are provided. Consequently, the part to detect a focus is set in the direction approximately vertical to the scanning line of the video signal. Thus, the focus accuracy for the contrast in the vertical direction is improved.



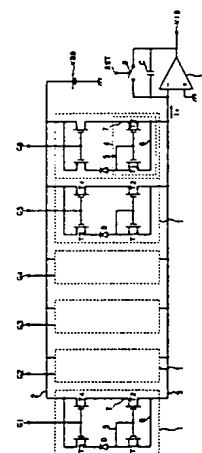
8: synchronization processing part. a: A/D sampling clock.
 4: amplifying circuit. 10: sampling signal generating circuit.
 30: integrating circuit. 27: A/D converting part. 18: clamping
 and detecting circuit. 16: amplifying circuit. 14: band limit
 part

(54) AMPLIFYING TYPE SOLID-STATE IMAGE PICKUP DEVICE

(11) 1-289381 (A) (43) 21.11.1989 (19) JP
 (21) Appl. No. 63-119925 (22) 17.5.1988
 (71) SEIKO EPSON CORP (72) YOSHIO NAKAZAWA
 (51) Int. Cl. H04N5/335, H01L27/14

PURPOSE: To reduce a fixed pattern noise by making it hard to receive the threshold voltage of an FET for amplification and the dispersion of an amplification factor and making it hard to receive the influence of the dispersion of the parasitic capacity of a photodiode while a current mirror circuit is used as an amplifying element.

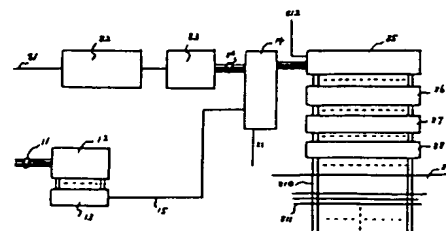
CONSTITUTION: The title device has a serial circuit to serially connect a switch means T3 and a photodiode D controlled by time series scanning pulses G1 to G6. One edge of a serial circuit is connected to a first common terminal 2, other edge of the serial circuit is connected to a reference current terminal 5 of the current mirror circuit 4 and the common terminal of the current mirror circuit 4 is connected to a second common terminal 3. Consequently, since a signal charge accumulated at the photodiode flows through the reference current terminal of a switching means and a current mirror circuit, the current in accordance with the current ratio of the current mirror circuit flows at the output terminal of the current mirror circuit. For the output signal charge, the influence of the threshold voltage and the amplification factor of an FET for amplification is not present and the influence of the dispersion of the parasitic capacity of the photodiode is not also received. Thus, a fixed pattern noise cannot be eliminated.

**(54) LIQUID CRYSTAL TELEVISION DRIVING CIRCUIT**

(11) 1-289383 (A) (43) 21.11.1989 (19) JP
 (21) Appl. No. 63-119913 (22) 17.5.1988
 (71) SEIKO EPSON CORP (72) SATORU YAZAWA
 (51) Int. Cl. H04N5/66, G09G3/36

PURPOSE: To facilitate drawing both character and picture by synthesizing a digital signal to convert a digital code inputted to a device separately from a video signal or separated from the video signal by a parallel/serial converting circuit with a character generator and a digital signal through an A/D converter.

CONSTITUTION: An input video signal 81 is separator for respective colors by a control circuit 82, outputted in the color arrangement sequence of a picture element, and the gradation level is converted the digital signal of several bits by an A/D converter 83. For a digital code 11 inputted to a liquid crystal display device separately from a video signal or separated from the video signal, the signal is converted to the type of character. Further, the data are serially sent by a parallel/serial converting circuit 13, both signals are synthesized by a synthesizing circuit 14 and inputted to a shift register 85. Thus, the character data and picture information inputted by a digital code can be displayed onto the same picture easily.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-289381

⑬ Int. Cl.⁴

H 04 N 5/335
H 01 L 27/14

識別記号

庁内整理番号

E-8420-5C
A-7377-5F

⑬ 公開 平成1年(1989)11月21日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 増幅型固体撮像装置

⑮ 特 願 昭63-119925

⑯ 出 願 昭63(1988)5月17日

⑰ 発 明 者 中 澤 良 雄 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑲ 代 理 人 弁理士 上柳 雅 著 外1名

明 細 書

1. 発明の名称

増幅型固体撮像装置

2. 特許請求の範囲

時系列的な走査パルス01~06によって制御される画素1を1個以上有する増幅型固体撮像装置において、時系列的な走査パルス01~06によって制御されるスイッチ手段T3とフォトダイオードDを直列に接続した直列回路を有し、該直列回路の一端を第1の共通端子2に接続し、該直列回路の他の一端をカレントミラー回路4の基準電流端子5に接続し、該カレントミラー回路4の共通端子6を第2の共通端子3に接続したことを特徴とする増幅型固体撮像装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は増幅型固体撮像装置の構成に関する。

(発明の概要)

本発明は増幅型固体撮像装置の構成において、カレントミラー回路を増幅素子として用い、増幅用FETのしきい電圧や増幅率のバラツキの影響を受けにくく、またフォトダイオードの寄生容量のバラツキの影響も受けにくくしたことにより、増幅型固体撮像装置の固定パターンノイズを減らしたものである。

(従来の技術)

従来の増幅型固体撮像装置の構成は、テレビジョン学会技術報告 昭和63年2月25日(木)発表ED-88-6「増幅型固体撮像装置AMIのFPN解析」の第1図に示されるものが例としてあげられる。(FPNは固定パターンノイズの略であり、以下FPNと略す。)

上記、文献中において、FPNの発生原因として次の4項目をあげている。

- 1) 増幅用FETのしきい電圧 V_{th} のバラツキ
- 2) 増幅用FETの増幅率 g_m のバラツキ

3) フォトダイオードの開口率および寄生容量のバラツキ

4) フォトダイオードの暗電流のバラツキ

上記、文献中において、F P Nを劣下させる原因は特に上記「1) 増幅用F E Tのしきい電圧 V_t のバラツキ」および「3) フォトダイオードの開口率および寄生容量のバラツキ」であると述べている。

(発明が解決しようとする課題)

しかし、前述の従来技術では、F P Nを素子の内部構成によって抑圧する手段が提供されていないという問題点を有する。

そこで本発明はこのような問題点を解決するもので、その目的とするところは、増幅用F E Tのしきい電圧のバラツキやフォトダイオードの寄生容量のバラツキの影響によってF P Nの劣下しない増幅型固体撮像装置を提供するところにある。

(実施例)

第1図は本発明の実施例における増幅型固体撮像装置の回路図であり、第2図はその駆動波形を示すタイムチャートである。

01~06は走査パルスであり、第2図に示すように時系列的に印加される。また走査パルス01~06は第2図において破線で示したように、マスタースレーブ型シフトレジスタのマスター出力とスレーブ出力をそのまま印加した波形でも良い。走査パルス01~06は0レベルがスイッチ手段をオンする。

図1はカレントミラー回路4、フォトダイオードD、スイッチ手段T3、T4で構成され、スイッチ手段T3、T4のソース電極が、第1の共通端子2を介して、電圧 V_{BB} に接続されている。カレントミラー回路4の共通端子6は第2の共通端子3を介して、仮想接地となっているアンプAMPの反転入力端子に接続される。アンプAMP、コンデンサC、スイッチSで積分器を構成し、第2図に示す信号RSTが1でスイッチSがオ

(課題を解決するための手段)

本発明の増幅型固体撮像装置は、時系列的な走査パルスによって制御されるスイッチ手段とフォトダイオードを直列に接続した直列回路を有し、該直列回路の一端を第1の共通端子に接続し、該直列回路の他の一端をカレントミラー回路の基準電流端子に接続し、該カレントミラー回路の共通端子を第2の共通端子に接続したことを特徴とする。

(作用)

本発明の上記の構成によれば、フォトダイオードに蓄積された信号電荷 q_i がスイッチ手段とカレントミラー回路の基準電流端子を介して流れるので、カレントミラー回路の電流比 K に従った電流がカレントミラー回路の出力端子に流れる。

以上から出力信号電荷 q_o は

$$q_o = q_i \times (1 + K)$$

であらわされる。

ンとなり積分器をリセットする。走査パルス01~06が0レベルとなつた時間を $t=0$ とすると $T=t$ (T はリセット信号RSTの周期より小さい。)のビデオ出力電圧 V_{ID} とビデオ出力電流 I_v の関係は、

$$V_{ID} = -\frac{1}{C} \int_0^T I_v dt$$

で、あらわされ波形は第2図に示すとおりである。ただし、 I_v は端子3から流れ出すビデオ出力電流である。

図1はライン状にも、エリア状にも設けることができ、エリア状に設ける場合は2次元的に走査回路及画素選択手段を設ける必要がある。スイッチ手段T3、T4はP型MOSトランジスタを用いており、スイッチ手段T4はソース電極とドレイン電極をショートして設けなくとも良い。カレントミラー回路はN型MOSトランジスタT1、T2を用いており、N型MOSトランジスタT1のゲート電極とドレイン電極及びN型MOSトランジスタT2のゲート電極を接続して基準電流端子、N型MOSトランジスタT1、T2のそれ

そのソース電極を接続して共通端子6, N型MOSトランジスタT2のドレイン電極を出力端子7としている。カレントミラー回路はMOSトランジスタ, バイポーラトランジスタ, その動作特性(PNP, NPN, N型, P型)を選ばず、また回路接続、たとえば、ウィルソン型などでも良い。

次に図案1の動作を説明する。

1) 初期状態としてフォトダイオードDは、

$$V_D = V_{BB} - V_t$$

まで逆方向に充電されている。ただし V_{BB} は電源電圧、 V_t はN型MOSトランジスタのしきい電圧である。

2) 次にフォトダイオードDに照射された光量に比例した電流がフォトダイオードD内部で流れ、フォトダイオードDの逆方向電圧は ΔV_0 減電圧し $V_D = V_{BB} - V_t - \Delta V_0$ となる。

3) そこでスイッチ手段T3, T4が走査パルスによってオンされるとフォトダイオードDは、 $V_0 (= V_{BB} - V_t)$ まで再充電される。再充電

W_1, \dots MOSトランジスタT1のチャネル幅

L_1, \dots のチャネル長

I_1, \dots MOSトランジスタT1のドレイン電流

W_2, \dots MOSトランジスタT2のチャネル幅

L_2, \dots のチャネル長

である。

またゲート電極とドレイン電極が短絡されたN型MOSトランジスタT1のドレイン電圧対ドレイン電流特性を第5図に示す。ドレイン電流 $I_D = 0$ となったドレイン電圧をしきい電圧 V_t とする。

第3図においてS1は走査パルスにより制御されるスイッチ手段であり、電源 V_{DD} はN型MOSトランジスタT2にドレイン電圧を供給する。第1図においてはN型MOSトランジスタT2のカットオフ時におけるリーク電流の影響(リーク電流が図案4倍されるのでS/Nが劣化する。)をなくすためにN型MOSトランジスタT2のドレイン電極と電源 V_{DD} との間にもスイッチ手段

される電位差は ΔV_0 だけであるのでしきい電圧 V_t の影響を受けない。N型MOSトランジスタT1を介して流れるフォトダイオードDの再充電電流によって、カレントミラー回路の電流比 K に従った電流がN型MOSトランジスタT2を流れる。以上から出力信号電荷 q_0 と、フォトダイオードDの再充電電荷 q_i の関係は、

$$q_0 = q_i \times (1 + K)$$

となり増幅動作が行なわれる。

第3図は本発明の増幅型固体撮像装置の図案1の一実施例を示す回路図であり、第4図はフォトダイオードDの等価回路を示す回路図である。

一般にMOSトランジスタで構成されたカレントミラー回路の電流比 K はMOSトランジスタのチャネル長とチャネル幅の関数であらわされ、

$$K = \frac{I_2}{I_1} = \frac{W_2 L_1}{W_1 L_2}$$

である。ここで、

I_1, \dots MOSトランジスタT1のドレイン電流

を設けていた。 R_L は負荷抵抗である。

第4図において電流源 i_s はフォトダイオードDの光電流であり、フォトダイオードDに照射された光量に比例する。コンデンサ C はフォトダイオードDの接合容量などであり、別途コンデンサを付加することもある。 V_a はアノード電極、 V_c はカソード電極である。

フォトダイオードDの $t=0$ における端子電圧 V_D は、(スイッチ手段S1開放直後を $t=0$ とする。)

$$V_D = V_{BB} - V_t \quad (t=0) \dots (1)$$

である。同じく $t=T_i$ における端子電圧 V_D は、

$$V_D = V_{BB} - V_t - \frac{1}{C} \int_0^{T_i} i_s dt \quad (t=T_i) \dots (2)$$

である。ここでスイッチ手段S1をオンするとフォトダイオードDの再充電電流 I_1 が流れて $V_D = V_{BB} - V_t$ まで再充電される。再充電電流 I_1 の積分値である再充電電荷量 q_i は、

$$q_i = \int_0^{T_i} i_s dt = \int I_1 dt \quad \dots (3)$$

である。

以上から時間 T_i は電荷蓄積時間とも呼ばれスイッチ手段 31 がオンして次にオンするまでの時間である。ここで I_1 , I_2 , I_v の関係は、

$$I_1 + I_2 = I_v \quad \dots (4)$$

$$I_2 = K I_1 = \frac{W_2 L_1}{W_1 L_2} I_1 \quad \dots (5)$$

$$\therefore I_v = \left(1 + \frac{W_2 L_1}{W_1 L_2} \right) I_1 \quad \dots (6)$$

である。また出力信号電荷 q_0 はビデオ出力電流 I_v の積分値としてあらわされ、

$$\begin{aligned} q_0 &= \int I_v dt \\ &= \left(1 + \frac{W_2 L_1}{W_1 L_2} \right) \int I_1 dt \\ \therefore q_0 &= \left(1 + \frac{W_2 L_1}{W_1 L_2} \right) \int_0^{T_i} i_1 dt \quad \dots (7) \end{aligned}$$

となる。以上のように本発明の増幅型固体撮像装置においては、

以上から出力信号電荷 q_0 は、

$$q_0 = \left(1 + \frac{A_2}{A_1} \right) \int_0^{T_i} i_1 dt$$

となる。

第7図、第8図は本発明の他の実施例を示す回路図であってダブルゲート型 MOS トランジスタを用いた増幅型固体撮像装置である。ダブルゲートタイプで構成することにより、トランジスタの寸法が小さくなり、トランジスタの極性も片方で良いので製造方法が容易になるという効果を有する。第7、8図において G_n , G_p は走査パルス端子、 T_7 , T_8 は P チャネルダブルゲート型 MOS トランジスタ、 T_9 , T_{10} は N チャネルダブルゲート型 MOS トランジスタである。

(発明の効果)

以上述べたように本発明によれば、出力信号電荷は増幅用 FET のしきい電圧や増幅率 g_m の影響がなく、フォトダイオードの寄生容量のパラッキの影響も受けないので固定パターンノイズのな

1) 増幅用 FET のしきい電圧 V_t および増幅率 g_m のバラッキ

2) フォトダイオードの寄生容量のパラッキ
上記のパラッキの影響が出力信号電荷 q_0 にあらわれないという効果を有する。

第6図は本発明の他の実施例を示す回路図である。カレントミラー回路は NPN トランジスタ T_5 , T_6 で構成されている。バイポーラトランジスタによるカレントミラー回路の電流比 K は、

$$K = \frac{I_2}{I_1} = \frac{A_2}{A_1}$$

である。ここで

A_1 ... トランジスタ T_1 のエミッタ面積

A_2 ... トランジスタ T_2 のエミッタ面積

である。またフォトダイオード D の再充電電圧 V_D は、

$$V_D = V_{BB} - V_{BE1}$$

である。 V_{BE1} はトランジスタ T_1 のベースエミッタの順方向電圧で、シリコンの場合 0.6 V 程度である。

い増幅型固体撮像装置を提供できる。

本発明が特に効果を有するのは、等倍率の光学系を有する密着型イメージセンサである。なぜなら原稿と同一サイズの増幅型固体撮像装置を必要とするので、大型の半導体装置を形成しなければならない。たとえば A4 サイズの原稿の短辺は約 216 mm であり、このような大型の半導体装置の構成素子のパラメータのパラッキを少なくするのは容易ではないので、本発明のように、各画素内の相補性によって信号を処理するという方法は有用である。

また昨今薄膜半導体デバイスの開発が盛んである。薄膜半導体デバイスの信頼性は単結晶半導体デバイスの信頼性と比べて見劣りする。そこで本発明のように画素を遷移した場合だけ増幅動作を行なわせるというのは、高信頼性デバイスを構成するのに効果的である。

4. 図面の簡単な説明

第1図は本発明の増幅型固体撮像装置の一実施

例を示す回路図。

第 3 図は第 1 図のタイムチャート。

第 5 図は図案の一実施例を示す回路図。

第 4 図はフォトダイオードの等価回路を示す回路図。

第 5 図はしきい電圧 V_t を示す特性図。

第 6 図はバイポーラトランジスタを用いた図案の実施例を示す回路図。

第 7, 8 図はダブルゲート型 MOS トランジスタを用いた図案の実施例を示す回路図。

0 1 ~ 0 6 ... 走査パルス

1 ... 図 案

T 3 ... スイッチ手段

D ... フォトダイオード

2 ... 第 1 の共通端子

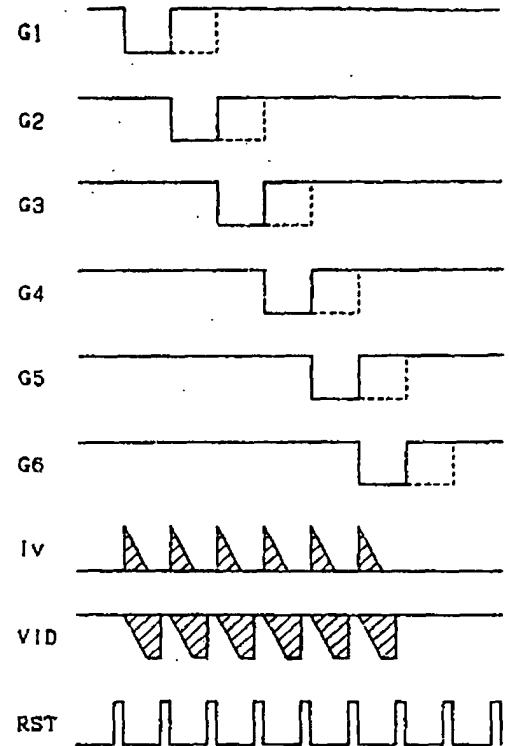
4 ... カレントミラー回路

5 ... 基準電流端子

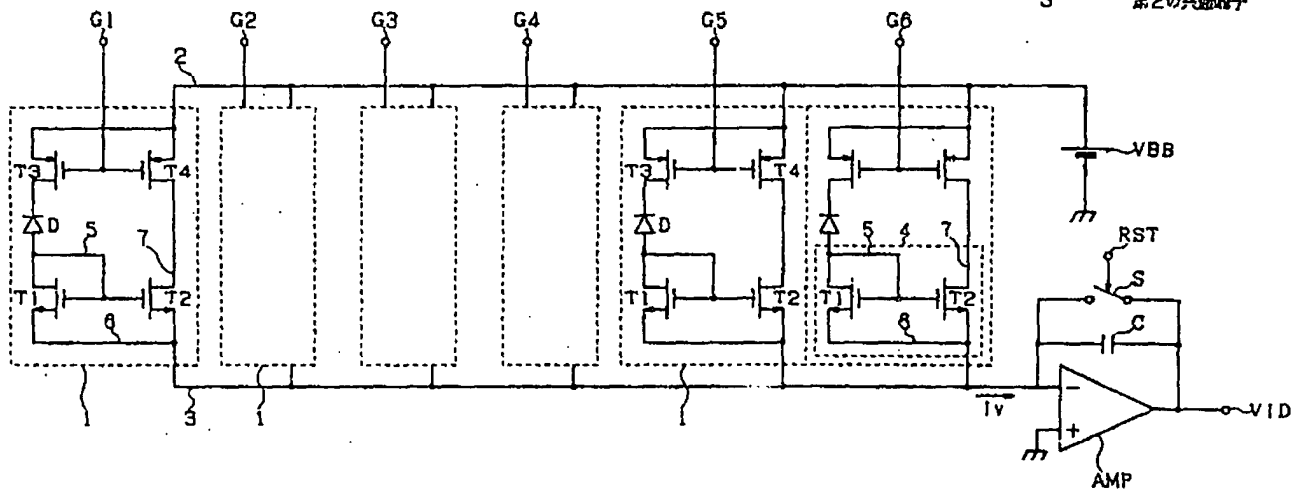
6 ... 共通端子

3 ... 第 2 の共通端子

7 ... 出力端子

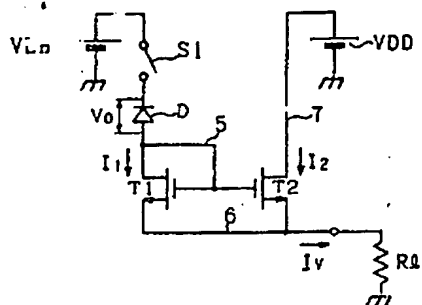


第 2 図

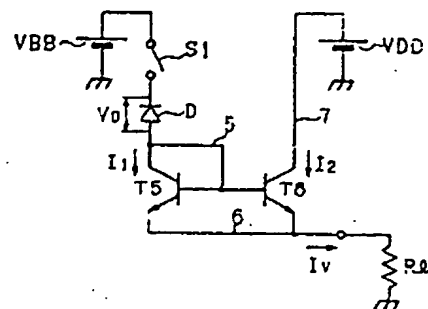


第 1 図

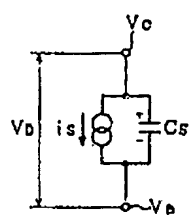
G1-G6 走査パルス
1 図案
T3 スイッチ手段
D フォトダイオード
2 第1の共通端子
4 カレントミラー回路
5 基準電流端子
6 共通端子
3 第2の共通端子



第 3 図



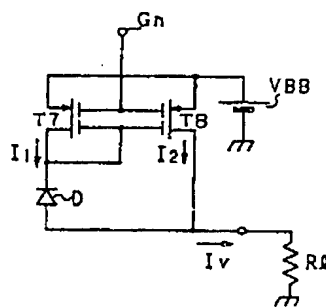
第 6 図



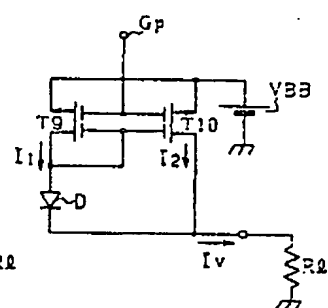
第 4 図



第 5 図



第 7 図



第 8 図